



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출 원 번 호 : 10-2003-0001107  
Application Number

출 원 년 월 일 : 2003년 01월 08일  
Date of Application JAN 08, 2003

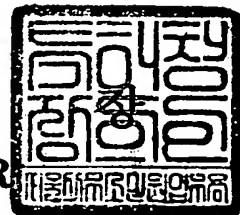
출 원 인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 05 월 09 일

특 허 청

COMMISSIONER





1020030001107

출력 일자: 2003/5/9

## 【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0001		
【제출일자】	2003.01.08		
【발명의 명칭】	액정표시장치		
【발명의 영문명칭】	LIQUID CRYSTAL DISPLAY		
【출원인】			
【명칭】	삼성전자 주식회사		
【출원인코드】	1-1998-104271-3		
【대리인】			
【성명】	박영우		
【대리인코드】	9-1998-000230-2		
【포괄위임등록번호】	1999-030203-7		
【발명자】			
【성명의 국문표기】	윤영남		
【성명의 영문표기】	YUN, Young Nam		
【주민등록번호】	710627-1323410		
【우편번호】	135-800		
【주소】	서울특별시 강남구 개포2동 주공아파트 304-206		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 우 (인) <span style="float: right;">박영</span>		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	1	면	1,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	0	항	0 원
【합계】	30,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

**【요약서】****【요약】**

표시 특성을 향상시킬 수 있는 액정표시장치를 개시한다. 액정표시장치의 하부 기판은 박막 트랜지스터와 투과전극과의 접합부를 덮고, 투과전극의 일부를 노출시키는 투과창이 형성된 절연막을 구비하여, 절연막 상에 구비되어 투과전극과 반사전극을 전기적으로 연결시킨다. 또한, 하부 기판은 주변영역에 대응하여 구동회로부 및 화소영역으로부터 연장되어 구동회로부를 덮는 절연막을 구비한다. 이로써, 구동회로부의 오동작을 방지할 수 있고, 구동회로부로부터 출력되는 신호가 왜곡되는 현상을 방지할 수 있다.

**【대표도】**

도 2

**【명세서】****【발명의 명칭】**

액정표시장치{LIQUID CRYSTAL DISPLAY DEVICE}

**【도면의 간단한 설명】**

도 1은 본 발명의 일 실시예에 따른 액정표시장치의 개략도이다.

도 2는 도 1에 도시된 액정표시장치를 설명하기 위한 단면도이다.

도 3은 본 발명의 일 실시예에 따른 액정표시장치의 화소영역의 구조를 구체적으로 나타낸 단면도이다.

도 4는 본 발명의 다른 실시예에 따른 액정표시장치의 화소영역의 구조를 구체적으로 나타낸 단면도이다.

도 5는 도 4에 도시된 화소영역을 갖는 액정표시장치의 게이트 구동회로부를 설명하기 위한 블록도이다.

도 6은 도 5에 도시된 게이트 구동회로부의 스테이지 내부 구성을 나타낸 도면이다.

**<도면의 주요 부분에 대한 부호의 설명>**

100 : 박막 트랜지스터 기판    110 : 제1 기판

120 : 박막 트랜지스터    130 : 투과전극

140 : 제1 절연막    150 : 반사전극

160 : 제2 절연막    170 : 구동회로부

200 : 컬러 필터 기판 300 : 액정층

350 : 실린트 400 : 액정표시장치

### 【발명의 상세한 설명】

#### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <14> 본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 표시 특성을 향상시킬 수 있는 액정표시장치에 관한 것이다.
- <15> 일반적인 액정표시장치는 박막 트랜지스터 기판, 컬러 필터 기판 및 이들 사이에 구비되는 액정층으로 이루어지며, 외부로부터의 신호를 입력받아 상기 액정층의 배열각을 변경시키고 광을 상기 액정층을 투과시켜 영상을 표시한다.
- <16> 상기 박막 트랜지스터 기판은 영상을 표시하는 화소영역과 상기 화소영역에 인접하는 주변영역으로 이루어진다.
- <17> 상기 화소영역에는 다수의 화소가 매트릭스 형태로 구비된다. 상기 다수의 화소 각각은 게이트 라인, 데이터 라인, 상기 게이트 라인 및 데이터 라인에 연결된 박막 트랜지스터(Thin Film Transistor; 이하, TFT) 및 상기 TFT에 결합된 화소전극으로 이루어 진다.
- <18> 상기 주변영역에는 상기 게이트 라인에 구동전압을 인가하기 위한 게이트 구동회로 부가 상기 TFT 공정에 의해서 형성된다. 상기 게이트 구동회로부는 다수의 트랜지스터, 커패시터 및 다수의 배선으로 이루어진다. 상기 게이트 구동회로부는 상기 다수의 트랜지스터간에 서로 전기적으로 연결된 구조를 가지며, 이를 위해 상기 다수의 트랜지스터

를 구성하며 서로 다른 층에 구비된 게이트 및 데이터 라인들이 다수의 도전패턴에 의하여 전기적으로 연결된다.

<19> 여기서, 상기 다수의 도전패턴들은 상기 게이트 구동회로부의 표면에 배치하게 된다.

<20> 한편, 상기 컬러 필터 기판에는 상기 액정층을 사이에 두고 상기 화소전극과 마주보는 공통전극이 구비된다. 또한, 상기 공통전극은 상기 게이트 구동회로부와도 상기 액정층을 사이에 두고 마주보는데, 상기 게이트 구동회로부의 다수의 도전패턴과 상기 공통전극과의 사이에서 기생 캐패시턴스가 형성된다.

<21> 상기 기생 캐패시턴스는 상기 게이트 구동회로부의 오동작을 유도하거나, 상기 게이트 구동회로부로부터 출력되는 신호를 왜곡 또는 지연시킨다. 결국, 상기 기생 캐패시턴스는 상기 액정표시장치의 표시 특성을 저하시키는 요인으로 작용한다.

#### 【발명이 이루고자 하는 기술적 과제】

<22> 따라서, 본 발명의 목적은 표시 특성을 향상시키기 위한 액정표시장치를 제공하는 것이다.

#### 【발명의 구성 및 작용】

<23> 상기한 본 발명의 목적을 달성하기 위한 하나의 특징에 따른 액정표시장치는, 영상을 표시하는 화소영역에는 스위칭 소자와 전기적으로 연결된 투과전극, 상기 스위칭 소자와 상기 투과전극과의 접합부를 덮고 상기 투과전극의 일부 영역을 노출시키는 투과창이 형성된 제1 절연막 및 상기 제1 절연막 상에 구비되고 상기 투과창을 통해 상기 투과전극과 전기적으로 연결되는 반사전극이 구비되고, 상기

화소영역에 인접한 구동영역에는 상기 스위칭 소자를 구동하고, 상기 제1 절연막에 의해 커버되는 구동회로부가 구비된 하부 기판; 상기 화소영역 및 상기 구동영역에 대응하도록 공통전극이 구비된 상부 기판; 및 상기 하부 기판과 상기 상부 기판과의 사이에 구비되는 액정층을 포함하여 이루어진다.

<24> 이러한 액정표시장치에 따르면, 상기 구동회로부는 상기 제1 절연막에 의해 커버된다. 따라서, 상기 구동회로부와 상기 공통전극과의 사이에서 발생 캐패시턴스의 발생 및 이로 인한 상기 구동회로부의 오동작을 방지할 수 있으며, 상기 액정표시장치의 표시 특성을 향상시킬 수 있다.

<25> 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.

<26> 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 개략도이고, 도 2는 도 1에 도시된 액정표시장치를 설명하기 위한 단면도이다.

<27> 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 액정표시장치(400)는 하부 기판인 박막 트랜지스터 기판(100), 상기 박막 트랜지스터 기판(100)과 마주보는 상부 기판인 컬러 필터 기판(200) 및 상기 박막 트랜지스터 기판(100)과 상기 컬러 필터 기판(200)과의 사이에 구비된 액정층(300)으로 이루어진다.

<28> 상기 박막 트랜지스터 기판(100)은 영상을 표시하는 화소영역(DA) 및 상기 화소영역(DA)을 제외한 주변영역으로 이루어진다. 상기 주변영역에는 상기 화소영역(DA)에 인접한 게이트 구동회로영역(GDA)이 구비되며, 상기 화소영역(DA)과 상기 게이트 구동회로

영역(GDA)은 상기 박막 트랜지스터 기판(100)과 상기 컬러 필터 기판(200)을 결합시키는 실린트(350)가 구비되는 실라인 영역(SA)의 내측에 구비된다.

<29>      상기 화소영역(DA)에는 제1 기판(110) 상에 다수의 화소가 매트릭스 형태로 구비된다. 상기 다수의 화소 각각은 제1 방향으로 연장된 게이트 라인(GL) 및 상기 제1 방향과 직교하는 제2 방향으로 연장된 데이터 라인(DL)에 전기적으로 연결된 박막 트랜지스터 (Thin Film Transistor ; 이하 TFT)(120) 및 상기 TFT(120)에 결합된 화소전극(130, 150)을 포함한다.

<30>      상기 화소영역(DA)은 도 2에 도시된 바와 같이 상기 액정표시장치(400)의 외부로부터 제공되는 광을 반사시키기 위한 반사영역(RA)과 상기 액정표시장치(400)의 내부에 구비된 광발생 수단(미도시)으로부터 제공되는 광을 투과시키기 위한 투파영역(TA)으로 구분된다.

<31>      상기 화소전극(130, 150)은 투파전극(130)과 반사전극(150)으로 이루어지고, 상기 투파전극(130)은 상기 TFT(120)에 전기적으로 연결되며, 상기 반사전극(150)은 상기 투파전극(130)과 전기적으로 연결된다. 여기서, 상기 투파전극(130)은 상기 TFT(120)를 구성하는 드레인 전극과 전기적으로 연결된다.

<32>      상기 투파전극(130) 상에는 유기 절연막인 제1 절연막(140)이 구비된다. 상기 제1 절연막(140)은 상기 TFT(120)와 상기 투파전극(130)의 연결부를 커버한다. 상기 제1 절연막(140)에는 상기 투파전극(130)의 일부를 노출시켜 상기 투파영역(TA)을 정의하는 투파창(141)이 형성되어 있다.

- <33> 상기 제1 절연막(140) 상에는 상기 반사전극(150)이 구비되고, 상기 반사전극(150)은 상기 투과창(141)을 통해 노출된 상기 투과전극(130)과 전기적으로 연결된다. 즉, 상기 반사전극(150)은 상기 투과창(131)의 가장자리를 따라 상기 투과전극(130)과 전기적으로 연결된다.
- <34> 한편, 상기 게이트 구동회로영역(GDA)에는 상기 게이트 라인(GL)의 일 단에 연결되어 상기 게이트 라인(GL)으로 게이트 구동신호를 제공하기 위한 게이트 구동회로부(170)가 구비된다.
- <35> 상기 게이트 구동회로부(170)는 연결 배선(175)을 통해 상기 화소영역(DA)에 배치된 상기 게이트 라인(GL)과 전기적으로 연결된다. 상기 게이트 구동회로부(170) 및 상기 연결 배선(175)은 상기 화소영역(DA)의 TFT 공정과 동일한 공정에 의해 형성된다.
- <36> 상기 화소영역(DA)에 구비된 제1 절연막(140)은 상기 게이트 구동회로영역(GDA)까지 연장되어 상기 게이트 구동회로부(170)를 덮는다.
- <37> 상기 컬러 필터 기판(200)은 제2 기판(210) 상에 광에 의해서 소정의 색으로 발현되는 R, G, B 색화소로 이루어진 컬러필터(220)가 구비되고, 상기 컬러필터(220) 상에 균일한 두께로 적층되어 상기 박막 트랜지스터 기판(100)의 화소영역(DA) 및 게이트 구동회로영역(GDA)과 마주보는 공통전극(230)을 구비한다.
- <38> 이와 같은 액정표시장치(400)에 있어서, 상기 게이트 구동회로부(170)는 상기 액정층(300)보다 낮은 유절율을 갖는 상기 제1 절연막(140)에 의해 커버된다.
- <39> 일반적으로, 캐패시턴스는 유전율에 비례하기 때문에 상기 액정층(300)보다 낮은 유전율을 갖는 상기 제1 절연막(140)이 상기 액정층(300)을 일정 양 대체함으로써, 상기

게이트 구동회로부(170)와 상기 공통전극(220)과의 사이에서 생성되는 기생 캐패시턴스를 감소시킬 수 있다.

<40>      도 3은 본 발명의 일 실시예에 따른 액정표시장치의 화소영역의 구조를 구체적으로 나타낸 단면이다.

<41>      도 3을 참조하면, 화소영역(DA)에 대응하여 박막 트랜지스터 기판(100)에는 제1 기판(110) 상에 TFT(120) 및 상기 TFT(120)에 연결되고 투과전극(130)과 반사전극(150)으로 이루어지는 화소전극이 구비되며, 컬러 필터 기판(200)에는 제2 기판(210) 상에 R, G, B 색화소로 이루어진 컬러필터(220) 및 공통전극(230)이 구비된다.

<42>      상기 박막 트랜지스터 기판(100)에 대하여 구체적으로 살펴본다.

<43>      먼저, 상기 제1 기판(110) 상에 게이트 전극(121), 소오스 전극(124) 및 드레인 전극(125)으로 이루어진 상기 TFT(120)가 형성된다. 이후, 상기 TFT(120)가 형성된 상기 제1 기판(110) 상에 구비되며, 상기 TFT(120)의 드레인 전극(125)과 전기적으로 연결된 상기 투과전극(130)을 형성한다. 여기서 상기 투과전극(130)은 투명 도전물질인 인듐 틴 옥사이드(Indium Tin Oxide ; 이하 ITO) 또는 인듐 징크 옥사이드(Indium Zinc Oxide ; 이하 IZO)로 이루어진다.

<44>      상기 TFT(120) 및 투과전극(130)이 형성된 상기 제1 기판(110) 상에는 감광성 아크릴 수지로 이루어진 상기 제1 절연막(140)이 소정의 두께로 적층된다. 여기서, 상기 제1 절연막(140)은 상기 드레인 전극(125)과 상기 투과전극(130)이 접촉되는 부분을 커버한다. 또한, 상기 제1 절연막(140)에는 상기 투과전극(130)의 일부분을 노출시키는 투과창(141)이 형성된다.

- <45> 상기 제1 절연막(140) 상에는 반사율이 뛰어난 알루미늄(Al), 은(Ag) 및 크롬(Cr) 등으로 이루어진 반사전극(150)이 구비되며, 상기 반사전극(150)은 상기 투과창(141)을 통해 상기 투과전극(120)의 가장자리와 전기적으로 연결된다.
- <46> 상기 제1 절연막(140) 상에 형성된 다수의 요철(145)에 의하여 상기 반사전극(150)의 반사효율을 향상시킬 수 있다.
- <47> 여기서, 상기 반사전극(150)이 형성된 영역은 상기 액정표시장치(400)의 전면(front surface)으로부터 입사되는 제1 광(L1)을 반사하기 위한 반사영역(RA)으로 정의된다. 한편, 상기 투과전극(130)이 형성된 영역 중에서 상기 투과창(141)에 의해 노출된 영역은 상기 액정표시장치(400)의 후면으로부터 입사되는 제2 광(L2)을 투과하기 위한 투과영역(TA)으로 정의된다.
- <48> 한편, 상기 박막 트랜지스터 기판(100)과 상기 컬러 필터 기판(200)과의 사이에는 상기 반사영역에(RA) 대응하여 제1 두께(D1)를 가지고, 상기 투과영역(TA)에 대응하여 상기 제1 두께(D1)의 두 배의 크기인 제2 두께(D2)를 갖는 액정층(300)이 구비된다.
- <49> 또한, 상기 액정층(300)은 호모지니어스(homogeneous) 배열을 하며, 상기 박막 트랜지스터 기판(100)과 상기 컬러 필터 기판(200)과 각각 접하는 부위에서 액정분자의 비틀림 각이 0도를 이룬다.
- <50> 이로써, 상기 액정표시장치(400)는 상기 투과영역(TA)과 상기 반사영역(RA)이 서로 다른 셀 갭(Cell Gap)을 갖는 이중 셀 갭 구조로 이루어지며, 상기 액정층(300)이 호모지니어스 배열을 한다. 따라서, 상기 투과 영역(TA)에서의 편광 특성에 의한 광 손실을 방지할 수 있다.

- <51> 도 4는 본 발명의 다른 실시예에 따른 액정표시장치의 화소영역의 구조를 구체적으로 나타낸 단면도이다.
- <52> 도 4를 참조하면, 화소영역(DA)에 대응하여 박막 트랜지스터 기판(100)에는 제1 기판(110) 상에 TFT(120), 투과전극(130) 및 반사전극(150)으로 이루어진 화소전극, 제1 절연막(140) 및 제2 절연막(160)이 구비된다. 여기서, 상기 제1 절연막(140)은 감광성 아크릴 수지와 같은 유기 절연막이며, 상기 제2 절연막(160)은 실리콘 나이트라이드 ( $\text{SiN}_x$ )나 크롬 옥사이드( $\text{Cr}_2\text{O}_3$ ) 등과 같은 투명 무기 절연막이다.
- <53> 이하에서, 상기 박막 트랜지스터 기판(100)에 대하여 구체적으로 살펴본다.
- <54> 먼저 상기 제1 기판(110) 상에 구비되고, 게이트 전극(121), 소오스 전극(124) 및 드레인 전극(125)으로 이루어진 상기 TFT(120)가 형성된다. 이후, 상기 TFT(120)를 보호하기 위하여 제1 기판(110) 상에 상기 제2 절연막(160)을 형성한다.
- <55> 상기 제2 절연막(160)에는 상기 드레인 전극(125)을 노출시키기 위한 콘택홀(161)이 형성되어 있다. 다음, 상기 제2 절연막(160) 상에 ITO 또는 IZO로 이루어진 투과전극(130)이 구비된다. 이때, 상기 투과전극(130)은 상기 콘택홀(161)을 통해 상기 드레인 전극(125)과 전기적으로 연결된다.
- <56> 상기 결과물에 제1 절연막(140)이 소정의 두께로 적층된다. 또한, 상기 제1 절연막(140)에는 상기 투과전극(130)의 일부분을 노출시키는 투과창(141)이 형성된다.
- <57> 상기 제1 절연막(140) 상에는 반사율이 뛰어난 알루미늄(A1), 은(Ag) 및 크롬(Cr) 등으로 이루어진 반사전극(150)이 구비된다. 이때, 상기 반사전극(150)은 상기 투과창(141)의 가장자리를 따라 상기 투과전극(130)과 전기적으로 연결된다.

- <58> 또한, 상기 제1 절연막(140)의 표면에는 다수의 요철(145)이 형성되어 있어 상기 반사전극(150)의 반사효율을 향상시킬 수 있다.
- <59> 여기서, 상기 반사전극(150)이 형성된 영역은 상기 액정표시장치(400)의 전면으로부터 입사되는 제1 광(L1)을 반사하기 위한 반사영역(RA)으로 정의된다. 한편, 상기 투과전극(130)이 형성된 영역 중에서 상기 투과창(141)에 의하여 노출된 영역은 상기 액정표시장치(400)의 후면으로부터 입사되는 제2 광(L2)을 투과하기 위한 투과영역(TA)으로 정의된다.
- <60> 상기 박막 트랜지스터 기판(100)과 상기 컬러 필터 기판(200)과의 사이에 구비되는 액정층(300)은 도 3을 참조하여 설명한 바와 같이 상기 반사영역(RA)에 대응하여 제1 두께(D1)를 가지고, 상기 투과영역(TA)에 대응하여 상기 제1 두께(D1)의 두 배의 크기인 제2 두께(D2)를 갖는다. 또한, 상기 액정층(300)은 비틀림 각이 0도인 호모지니어스 배열을 한다.
- <61> 도 5는 도 4에 도시된 화소영역을 갖는 액정표시장치의 게이트 구동회로부를 설명하기 위한 블록도이고, 도 6은 도 5에 도시된 게이트 구동회로부의 스테이지 내부 구성을 나타낸 도면이다.
- <62> 먼저 도 5를 참조하면, 상기 게이트 구동회로부(170)는 종속적으로 연결된 복수의 스테이지로 구성된 하나의 쉬프트 레지스터(171)로 이루어진다.
- <63> 상기 쉬프트 레지스터(171)는 현재 스테이지의 출력단자(OUT)가 다음 스테이지의 입력단자(IN) 및 이전 스테이지의 제어단자(CT)에 연결된 구조를 갖는다. 따라서, 상기

복수의 스테이지는 순차적으로 증가되면서 구동전압레벨을 갖는 게이트 구동신호를 도 4에 도시된 화소영역(DA)의 게이트 라인으로 각각 출력한다.

<64> 각 스테이지는 도 6에 도시된 바와 같이 제1 내지 제7 트랜지스터(NT1~NT7)와 하나의 캐패시터(C)로 구성된다. 상기 제1 내지 제7 트랜지스터(NT1~NT7) 각각은 서로 다른 층에 구비되는 게이트 라인과 데이터 라인으로 이루어진다.

<65> 즉, 상기 제1 내지 제7 트랜지스터(NT1~NT7) 각각은 게이트 라인과 연결된 게이트 전극과, 상기 데이터 라인과 연결되고 상기 게이트 전극 상에 구비되는 소오스 전극 및 드레인 전극으로 이루어진다.

<66> 예컨대, 상기 스테이지에서 상기 제3 트랜지스터(NT3)의 소오스 전극과 연결된 데이터 라인은 상기 제1 트랜지스터(NT1)의 게이트 전극과 연결된 게이트 라인과 전기적으로 연결된다.

<67> 여기서, 상기 게이트 라인과 상기 데이터 라인과의 사이에는 도 4에 도시된 게이트 절연막(122)이 구비되고, 제2 절연막(160)은 화소영역(DA) 뿐 아니라 게이트 구동회로 영역(GDA)까지 연장되어 상기 데이터 라인을 덮는다.

<68> 따라서, 상기 게이트 라인 상에는 상기 제2 절연막(160) 및 상기 게이트 절연막(122)을 제거하여 상기 게이트 라인의 일정 영역을 노출시키는 제1 콘택홀(CON1)을 형성하고, 상기 데이터 라인 상에는 상기 제2 절연막(160)을 제거하여 상기 데이터 라인의 일정 영역을 노출시키는 제2 콘택홀(CON2)을 형성한다.

<69> 상기 제1 콘택홀(CON1)과 상기 제2 콘택홀(CON2)이 형성된 상기 제2 절연막(160) 상에는 상기 제1 및 제2 콘택홀(CON1, CON2)을 통하여 상기 게이트 라인 및 상기 데이터 라인을 전기적으로 연결시키는 도전패턴(CP)이 구비된다.

<70> 일반적으로, 상기 도전패턴(CP)은 도 4에 도시된 투과전극(130)과 동일 물질인 ITO 또는 IZO가 이용된다.

<71> 따라서, 상기 게이트 구동회로부(170)의 표면에는 상기 ITO 또는 IZO로 이루어진 상기 도전패턴(CP)이 구비되나, 도 4의 제1 절연막(140)이 상기 게이트 구동회로부(170)를 덮음으로써 컬러 필터 기판(200)의 공통전극(230)과의 사이에 발생하는 기생 캐패시턴스를 감소시킬 수 있다.

<72> 도 6에서는 상기 각 스테이지가 제1 내지 제 7 트랜지스터(NT1~NT7)로 이루어진 구성 을 도시하였으나, 상기 각 스테이지는 이러한 구조 이외에도 다양한 구성을 가질 수 있다. 단, 다른 구성을 가질 경우라도 상기 각 스테이지의 내부에는 다수의 도전패턴이 구비된다.

#### 【발명의 효과】

<73> 이와 같은 액정표시장치에 따르면, 게이트 구동회로영역에 구비된 게이트 구동회로 부를 화소영역으로부터 연장된 제1 절연막으로 커버한다.

<74> 따라서, 박막 트랜지스터 기판의 상기 게이트 구동회로부와 컬러 필터 기판의 공통 전극과의 사이에서 생성되는 기생 캐패시턴스가 감소된다. 그러므로, 상기 게이트 구동 회로부의 오동작 및 상기 게이트 구동회로로부터 출력되는 신호 왜곡현상을 방지할 수 있다.

- <75> 이와 같이, 상기 게이트 구동회로부가 정상적으로 구동함으로써 상기 액정표시장치의 표시 특성을 향상시킬 수 있다.
- <76> 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

**【특허 청구범위】****【청구항 1】**

영상을 표시하는 화소영역에는 스위칭 소자와 전기적으로 연결된 투과전극, 상기 스위칭 소자와 상기 투과전극과의 접합부를 덮고 상기 투과전극의 일부 영역을 노출시키는 투과창이 형성된 제1 절연막 및 상기 제1 절연막 상에 구비되고 상기 투과창을 통해 상기 투과전극과 전기적으로 연결되는 반사전극이 구비되고, 상기 화소영역에 인접한 구동영역에는 상기 스위칭 소자를 구동하고, 상기 제1 절연막에 의해 커버되는 구동회로부가 구비된 하부 기판;

상기 화소영역 및 상기 구동영역에 대응하도록 공통전극이 구비된 상부 기판; 및 상기 하부 기판과 상기 상부 기판과의 사이에 구비되는 액정층을 포함하는 액정표시장치.

**【청구항 2】**

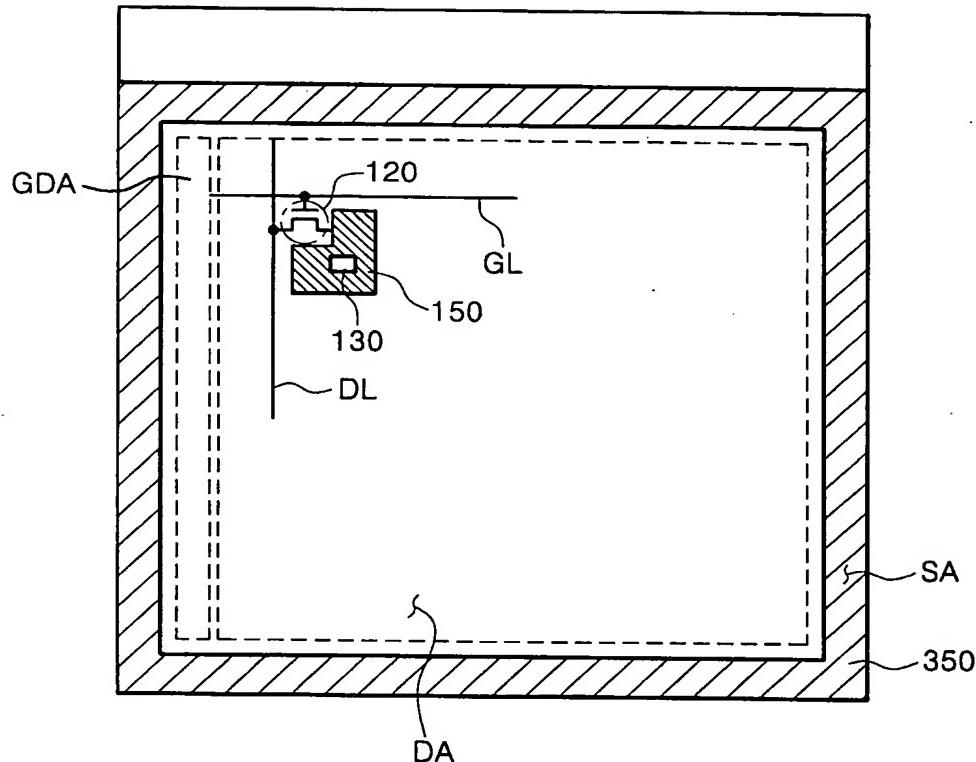
제1항에 있어서, 상기 제1 절연막은 상기 액정층보다 낮은 유전율을 갖는 것을 특징으로 하는 액정표시장치.

**【청구항 3】**

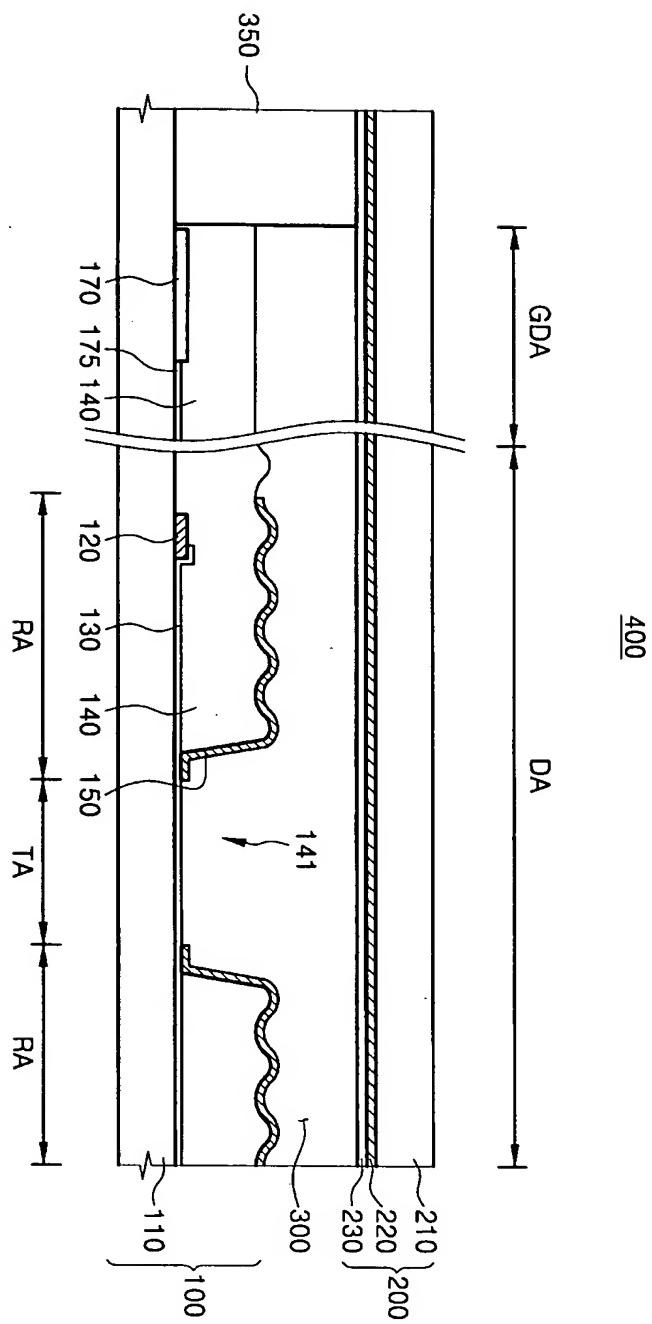
제1항에 있어서, 상기 하부 기판은 상기 스위칭 소자와 상기 투과전극과의 사이에 구비되고, 상기 스위칭 소자와 상기 투과전극을 전기적으로 연결시키기 위한 콘택홀이 형성된 제2 절연막을 더 구비하는 것을 특징으로 하는 액정표시장치.

## 【도면】

【도 1】

400

【도 2】

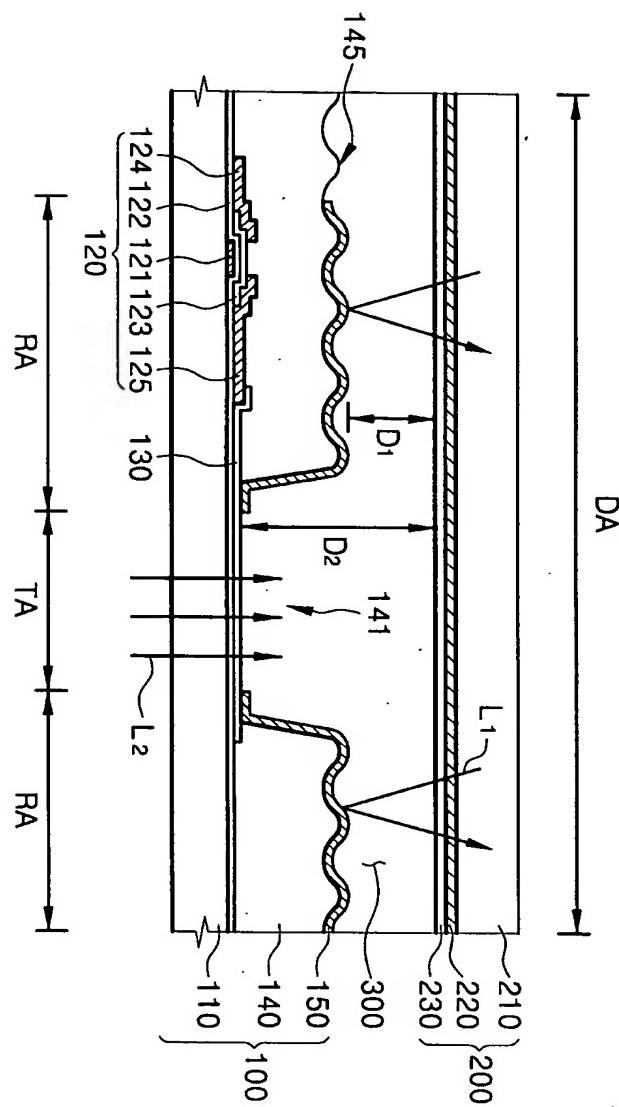




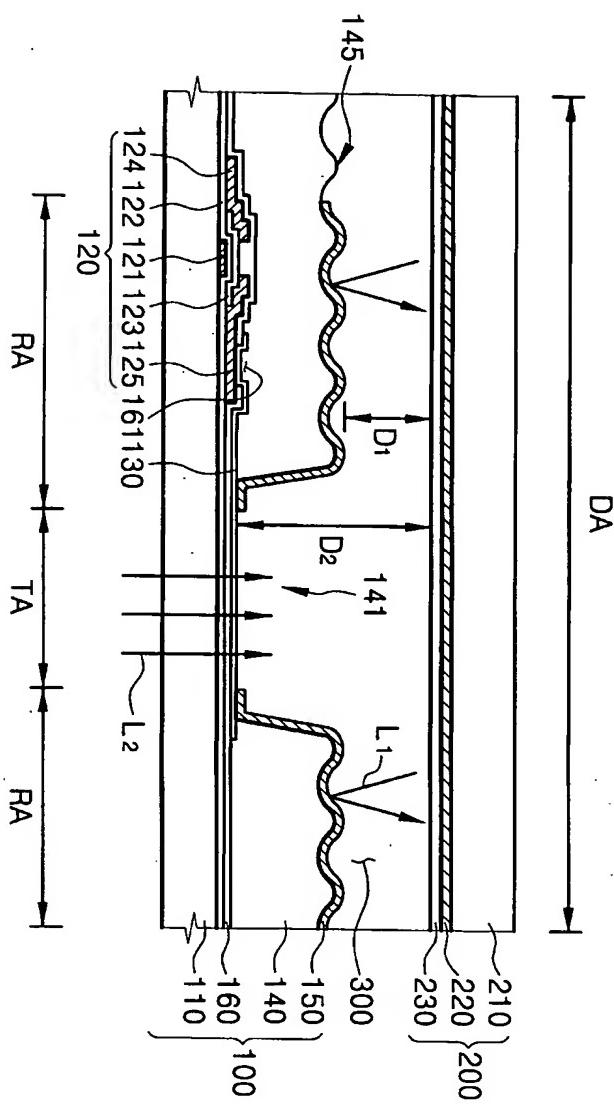
1020030001107

출력 일자: 2003/5/9

【도 3】

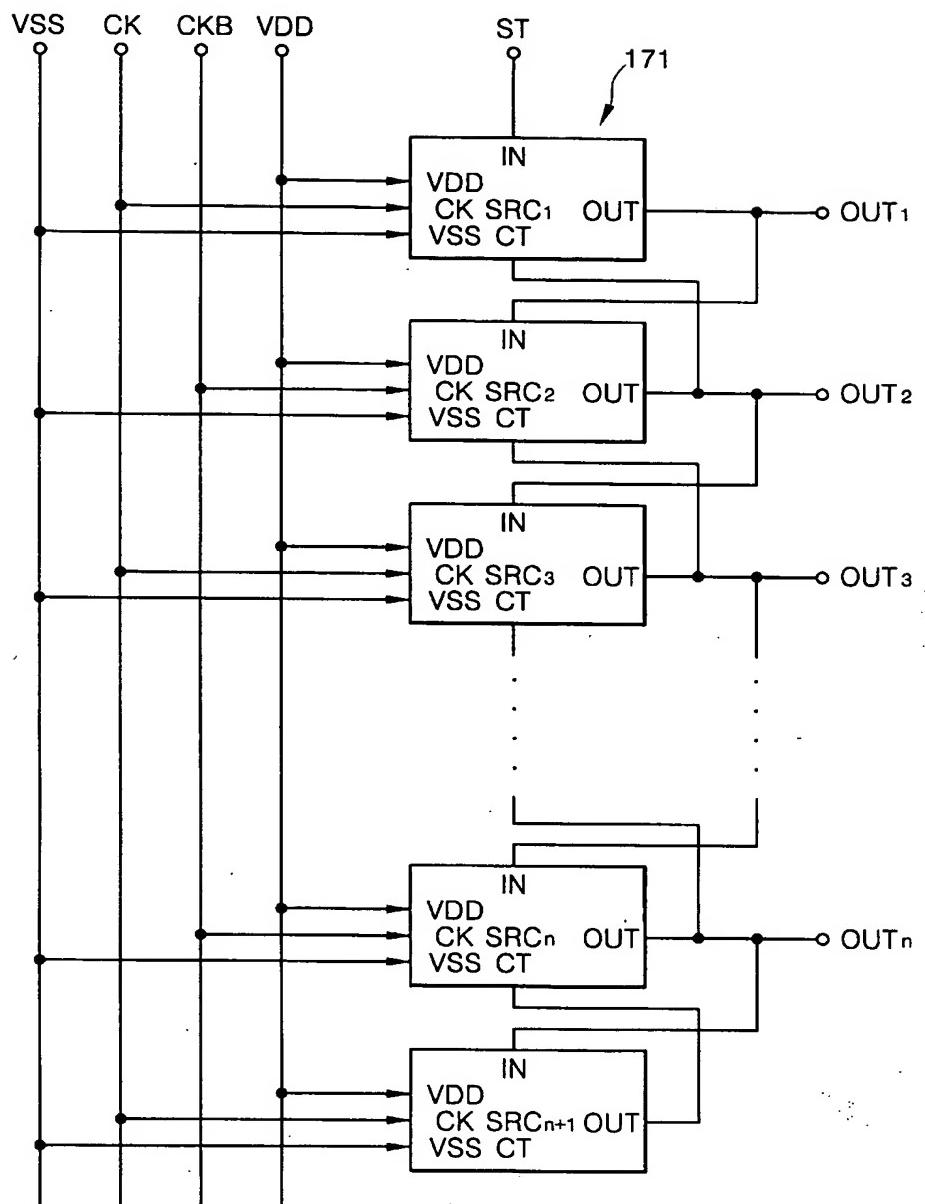


【도 4】



【도 5】

170



【도 6】

